

(19)日本国特許庁 (J P)

(12) 公開特許全報 (A)

(11)特許出願公開番号

特開平5-282785

(43)公開日 平成5年(1993)10月29日

(51) Int.Cl.⁵

識別記号 庁内整理番号
321 Z 7923-5D

51

技術表示箇所

(21)出願番号 特願平4-105904

(22)出願日 平成4年(1992)3月31日

(71)出願人 000002185

ソニー株式会社
東京都品川区北品川6丁目7番35号

(72)発明者 清水目 和年
神奈川県横浜市保土ヶ谷区袖ヶ町134番地

ソニーLSIデザイナーズ

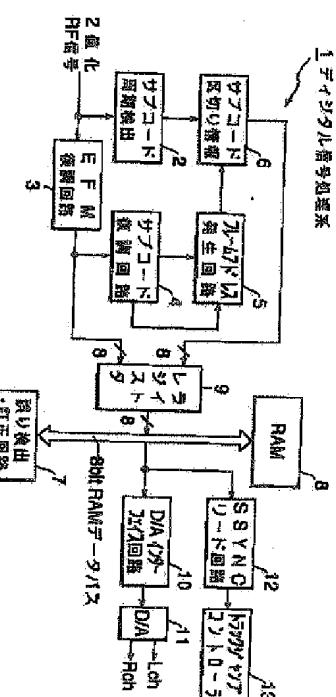
(54)【発明の名称】 ディスクプレーヤの再生データ処理回路

(57) 【要約】

【目的】 リンクすべきPCMオーディオデータの時間軸上の位置を確定できるようにしてリンク処理の信頼性を向上する。

【構成】 サブコード区切り情報生成回路6において、サブコード同期検出回路2で検出したサブコード同期信号 S_0 ／ S_1 を用いるとともに、サブコード復調回路4で検出したサブコード中のQチャンネルのCRCチェック情報および絶対時間を表わすフレーム番号に基づいてフレームアドレス発生回路5で発生されるフレームアドレスを用いてサブコード区切り情報を生成し、このサブコード区切り情報に対してもディジタルオーディオデータと同様に誤り検出・訂正回路7を通すことでTBC処理を施す。

卷之二十一



【特許請求の範囲】

【請求項1】 ディジタルオーディオディスクから読み取りかつ復調して得られる復調出力中に、ディジタルオーディオデータとともに含まれるサブコードから検出される2つのサブコード同期信号の少なくとも一方に基づいてサブコードの区切りを示すサブコード区切り情報を生成するサブコード区切り情報生成回路を具備し、前記ディジタルオーディオデータとともに前記サブコード区切り情報に対しても時間軸補正を施すようにしたことを特徴とするディスクプレーヤの再生データ処理回路。

【請求項2】 前記サブコード中のQチャンネルのCRCチェック情報および絶対時間を表わすフレーム番号に基づいてフレームアドレス情報を発生するフレームアドレス発生回路を具備し、前記サブコード区切り情報生成回路は、前記フレームアドレス情報をも含むサブコード区切り情報を生成することを特徴とする請求項1記載のディスクプレーヤの再生データ処理回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、CD（コンパクトディスク）と称されるディジタルオーディオディスクを再生するディスクプレーヤの再生データ処理回路に関し、特に震動等に伴ういわゆるトラックジャンプに対する対策が採られた耐震用CDプレーヤ用いて好適な再生データ処理回路に関する。

【0002】

【従来の技術】 再生中に、震動等に起因してトラックジャンプが発生したとき、ピックアップをトラックジャンプ発生直前の位置に戻し、その位置から再び再生を開始するとともに、大容量RAMを利用してトラックジャンプ発生直前の再生PCMオーディオデータに対し、再生再開後に得られる再生PCMオーディオデータをリンクする（繋ぐ）処理を施すことにより、音楽を途切らすことなく再生するようにした耐震用CDプレーヤがある。

【0003】 ところで、現在のCDは、情報のインデックスとして利用できるものとしてはサブコードしか持っていない。したがって、耐震用CDプレーヤにおいて、トラックジャンプの際に、PCMオーディオデータに対してリンク処理を行うときには、このサブコードのQチャンネルのタイムコードを使うことになる。なお、このサブコードのデータは、EFM(Eight to Fourteen Modulation)復調された後直ちに再生できるデータである。また、デ・インターリーブ処理は必要ないことから、TBC（時間軸補正）処理も施されない。

【0004】 一方、再生PCMオーディオデータに対してはTBC処理を施すことにより、CD駆動用モータの回転ジッタ等に起因するワウ・フラッタの低減が図られている。したがって、TBC処理されないサブコードデ

ータとTBC処理後のPCMオーディオデータとの時間軸上の位置関係を確定できなく、今再生されたオーディオ情報が、TBC処理されていつ出力されるのか特定できないため、PCMオーディオデータの繋ぎ目を判断できない。このため、従来は、PCMオーディオデータが連続して一致する所を数ポイント探すことによってリンク処理を行っていた。

【0005】

【発明が解決しようとする課題】 しかしながら、PCMオーディオデータが連続して一致する所を数ポイント探す方法では、PCMオーディオデータが誤りの場合、PCMオーディオデータのリンク処理ができなくなったり、無音のとき或いは固定値の周期信号のときに、リンクミスしたりし、リンク処理の信頼性に乏しいという問題点があった。

【0006】 そこで、本発明は、リンクすべきPCMオーディオデータの時間軸上の位置を確定できるようにしてリンク処理の信頼性の向上を可能としたディスクプレーヤの再生データ処理回路を提供することを目的とする。

【0007】

【課題を解決するための手段】 本発明による再生データ処理回路は、ディジタルオーディオディスクから読み取りかつ復調して得られる復調出力中に、ディジタルオーディオデータとともに含まれるサブコードから検出される2つのサブコード同期信号の少なくとも一方に基づいてサブコードの区切りを示すサブコード区切り情報を生成するサブコード区切り情報生成回路を具備し、ディジタルオーディオデータとともに前記サブコード区切り情報に対しても時間軸補正を施すようにした構成となっている。

【0008】

【作用】 2つのサブコード同期信号の少なくとも一方の検出によってサブコード区切り情報を生成し、このサブコード区切り情報に対してもディジタルオーディオデータと同様に時間軸補正を施すことで、サブコード区切り情報からディジタルオーディオデータの時間軸上の位置を正確に知ることができるようにし、このサブコード区切り情報に基づいてサブコードフレームの区切りを認識してサブコードフレーム単位でディジタルオーディオデータのリンク処理を行う。

【0009】

【実施例】 以下、本発明の実施例を図面に基づいて詳細に説明する。先ず、CD方式の信号フォーマットについて説明する。CD方式の信号では、1フレームが1単位として扱われることから、図2から明かなように、そのフレームの先頭にはフレーム同期信号が記録され、さらにディジタルオーディオデータおよびパリティとともに、サブコードと称される8ビット（P～W）で構成される1つのシンボルが、1フレームにつき1つ記録され

ている。

【0010】サブコードは、図3に示すように、2つのサブコード同期信号S₀、S₁を頭において96ビットからなる1つのブロックを形成している。このサブコードにおけるP、Qチャンネルのデータがアクセスのために用いられる。すなわち、Pチャンネルのデータは音楽と音楽の間（曲間）を示し、ラフな頭出しのために設けられており、これに対し、Qチャンネルのデータはより細かな制御ができるようになっている。Qチャンネルのフレーム構造を図4に示す。

【0011】図4において、「コントロール」の4ビットは、オーディオのチャンネル数、エンファシス、ディジタルデータ等の識別のために用いられ、「アドレス」の4ビットは各種のモードを識別するために用いられる。そして、ある特定モードのとき、残り72ビットのデータは、図5に示すフォーマットを持つ。すなわち、このサブコードのQチャンネルのデータから、本の章番号に相当する楽章番号、節番号に相当するインデックス、楽章内の経過時間および絶対時間を知ることができる。

【0012】図1は、本発明の一実施例を示すブロック図である。図において、CDから読み取られかつ2値化されたRF信号は、デジタル信号処理系1に供給される。このデジタル信号処理系1において、先ず、サブコード同期検出回路2でサブコード同期信号S₀、S₁の検出が行われる一方、EFM復調回路3でEFM復調が行われる。サブコード復調回路4では、EFM復調後のデータに対して必要なタイミングでサンプリングすることによってサブコードデータを復調し、このとき同時に、CRC(Cyclic Redundancy Code)チェックによってそのデータに誤りがないかを検査し、CRCチェック情報を出力する。

【0013】フレームアドレス発生回路5は、サブコード復調回路4で復調されかつCRCチェックを受けたサブコードデータのうち、QチャンネルのデータSQを1フレームに1回発生されるサブコードイネーブル信号SCENによって取り込み、サブコード復調回路4から供給されるCRCチェック情報に基づいてCRCチェックOKのときには、QチャンネルのデータSQ中の絶対時間のフレーム番号AFRAMを7ビットのフレームアドレスFA0～FA6(0～75)として、CRCチェックNGのときには、7ビット全てが“1”で表される最大値(7F)を出力する。これを実現する具体的な回路構成を図7に示す。

【0014】サブコード区切り情報生成回路6は、サブコード同期検出回路2で検出されたサブコード同期信号S₀、S₁について、少なくとも一方が発生したときにサブコードの区切りであることを示す1ビットの情報を生成するとともに、これにフレームアドレス発生回路5で発生されたフレームアドレスFA0～FA6を付加し

て8ビットを1バイトとするサブコード区切り情報SSYNCを生成する。

【0015】このサブコード区切り情報SSYNCのフォーマットを図6に示す。同図において、最下位ビットD0がサブコードの区切りであることを示す情報となり、上位7ビットがフレームアドレスFA0～FA6となる。このサブコード区切り情報SSYNCによれば、サブコード同期信号S₀又はS₁の発生したタイミング及びその前のサブコードのQチャンネルデータのCRC

10 チェック状況、さらにそのフレーム番号を認識することができる。

【0016】このサブコード区切り情報SSYNCは、EFM復調回路3の復調出力であるPCMオーディオデータとともに、ライトレジスタ9を介してRAM8に記録される。このRAM8は、CIRC(Cross Interleave Reed Solomon Code)のデ・インターリーブおよび誤り訂正のバッファとしての機能を有するとともに、TBC

(時間軸補正)処理によって回転ジッタ等を吸収し、高精度のデジタルオーディオ信号を出力する働きをす
20 る。RAM8には、サブコード区切り情報生成回路6からサブコード区切り情報SSYNCが、さらにEFM復調回路3から1フレーム分32シンボルのデータがそれぞれ記録される。次に、32シンボルのデータは、誤り検出・訂正回路7に加えられる。

【0017】再生されたデジタルオーディオ信号は、D/Aインターフェイス回路10を経た後、D/A変換器11でアナログ化されて左(L)、右(R)チャンネルのアナログオーディオ信号として出力される。また、デジタルオーディオ信号とともにTBC処理されたサ
30 ブコード区切り情報SSYNCは、SSYNCリード回路12によって読み取られ、震動等に起因してトラックジャンプが発生したときに、ピックアップ(図示せず)をトラックジャンプ発生直前の位置に戻し、その位置から再び再生を開始すべくピックアップ等をコントロールするトラックジャンプコントローラ13に供給される。

【0018】図8に、デ・インターリーブのシーケンスを示す。図において、32シンボルのデータに対して偶数遅延系21で偶数シンボルをCIRCの1フレーム分遅らせて、記録時に奇数シンボルのみ1フレーム遅延させたのを相殺する。次に、記録時に反転されたP、Qパ

リティをインバータ22でもう一度反転して元に戻す。続いて、C1デコーダ23では主として小さなランダムエラーに対する誤り訂正を行い、デ・インターリーブ系24で最大遅延が108(D=4)フレームによぶデ・インターリーブをかけた後、C2デコーダ25では主としてバーストエラーに対する誤り訂正を行う。

【0019】そして、デ・スクランブル系26でデータの並び換えを行ってその配列を記録前の状態に戻し、さらに奇数サンプルのデータを2フレーム分遅延して記録
50 時に偶数シンボルのみ2フレーム分遅延させたのを相殺

する。なお、C1デコードの際に、TBC処理も並行して行うものとする。同時に、サブコード区切り情報生成回路6から入力されるサブコード区切り情報SSYNCに対してもTBC処理を施し、かかる後108(=27D)フレーム分遅らせて出力する。TBC処理後のサブコード区切り情報SSYNCは、耐震用CDプレーヤにおいて、トラックジャンプが発生した場合に、PCMオーディオデータに対してリンク処理を行う際にPCMオーディオデータの時間軸上の位置を確定するために用いられる。

【0020】 上述したように、サブコード同期信号S₀、S₁の少なくとも一方が発生したときにサブコード区切り情報SSYNCを生成し、このサブコード区切り情報SSYNCに対しても、PCMオーディオデータと同様にTBC処理を施すことにより、このサブコード区切り情報SSYNCからPCMオーディオデータの時間軸上の位置を正確に知ることができる。したがって、このサブコード区切り情報SSYNCに基づいてサブコードフレームの区切りを認識し、サブコードフレーム単位でPCMオーディオデータのリンク処理が行えるため、トラックジャンプに伴うPCMオーディオデータのリンク処理の信頼性を高めることができる。

【0021】

【発明の効果】 以上説明したように、本発明によれば、サブコードに含まれる2つのサブコード同期信号の少なくとも一方に基づいてサブコード区切り情報を生成し、このサブコード区切り情報に対してもデジタルオーディオデータと同様にTBC処理を施すように構成したことにより、このサブコード区切り情報に基づいてオーディオデータの時間軸上の位置を正確に知ることができる 30

ことから、サブコードフレーム単位でオーディオデータのリンク処理を行うことができる、トラックジャンプが発生した際のオーディオデータのリンク処理の信頼性を向上できることになる。

【図面の簡単な説明】

【図1】 本発明の一実施例を示すブロック図である。

【図2】 CD方式の信号のフォーマット図である。

【図3】 サブコードのフォーマット図である。

【図4】 Qチャンネルのフレーム構造を示すフォーマット図である。

【図5】 図4のデータ部分の構成図である。

【図6】 サブコード区切り情報の構成図である。

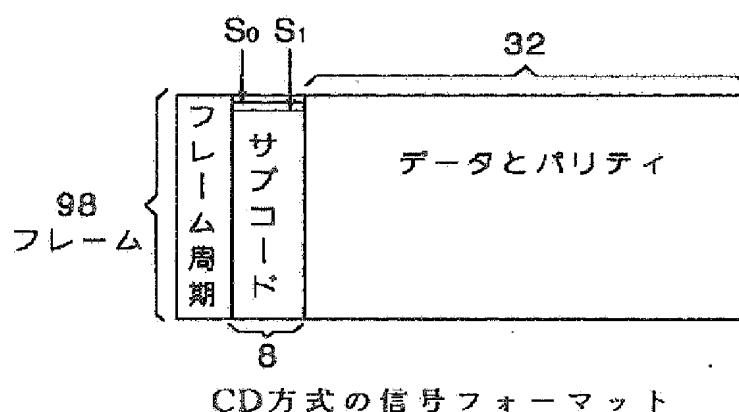
【図7】 フレームアドレス発生回路の構成の一例を示すブロック図である。

【図8】 CIRCのデ・インターリーブのシーケンス図である。

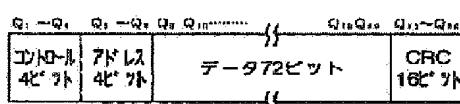
【符号の説明】

- 1 デジタル信号処理系
- 2 サブコード同期検出回路
- 3 EFM復調回路
- 4 サブコード復調回路
- 5 フレームアドレス発生回路
- 6 サブコード区切り情報生成回路
- 7 誤り検出・訂正回路
- 8 RAM
- 9 ライトレジスタ
- 11 D/A変換器
- 12 SSYNCリード回路
- 13 トラックジャンプコントローラ

【図2】

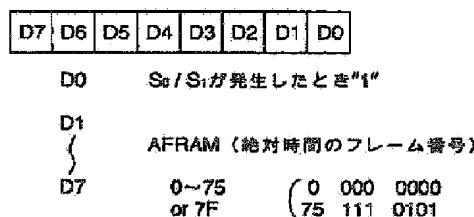


【図4】



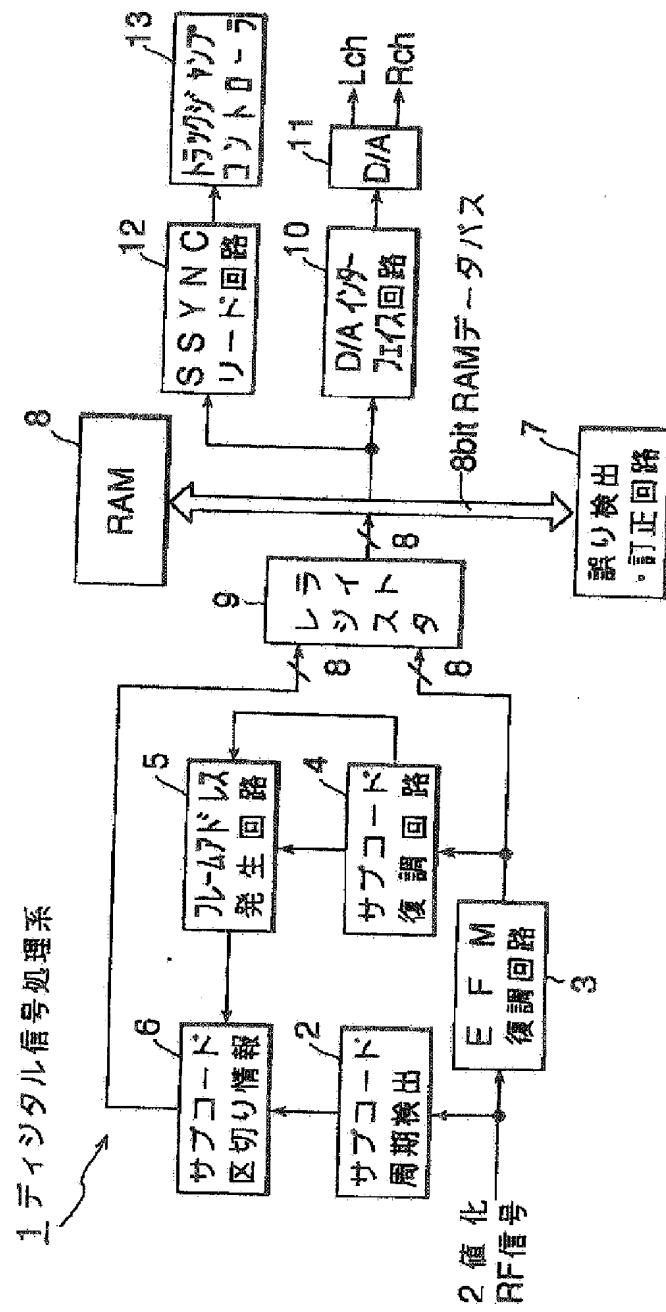
Qチャンネルのフレーム構造

【図6】



サブコード区切り情報の構成

【図1】



本発明の一実施例のプロック図

【図3】

フレーム 1	S_0
2	S_1
3	$P_1 \ Q_1 \ R_1 \ S_1 \ T_1 \ U_1 \ V_1 \ W_1$
4	$P_2 \ Q_2 \ R_2 \ S_2 \ T_2 \ U_2 \ V_2 \ W_2$
5	
6	
⋮	
95	$P_{93} \ Q_{93} \ R_{93} \ S_{93} \ T_{93} \ U_{93} \ V_{93} \ W_{93}$
96	$P_{94} \ Q_{94} \ R_{94} \ S_{94} \ T_{94} \ U_{94} \ V_{94} \ W_{94}$
97	$P_{95} \ Q_{95} \ R_{95} \ S_{95} \ T_{95} \ U_{95} \ V_{95} \ W_{95}$
98	$P_{96} \ Q_{96} \ R_{96} \ S_{96} \ T_{96} \ U_{96} \ V_{96} \ W_{96}$
1	S_0
2	S_1
	$P_1 \ Q_1 \ R_1 \ S_1 \ T_1 \ U_1 \ V_1 \ W_1$
	$P_2 \ Q_2 \ R_2 \ S_2 \ T_2 \ U_2 \ V_2 \ W_2$

 $S_0 = 00100000000001$ $S_1 = 00000000010010$ 

復調前

サブコードのフォーマット

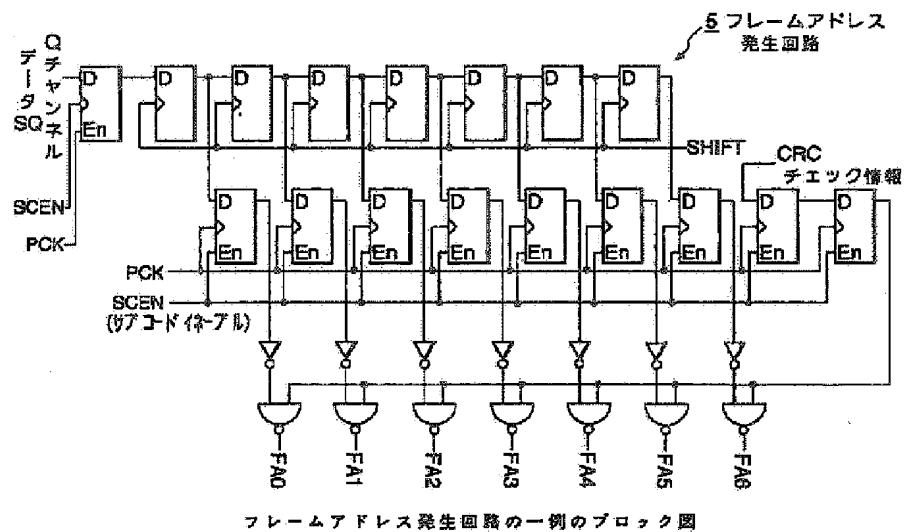
【図5】

楽章 番号 TNO 01~99	インデ クス X 01~99	分 MIN 00~74	秒 SEC 00~59	フレーム 番号 FRAME 00~74	0	分 AMIN 00~74	秒 ASEC 00~59	フレーム 番号 AFRAME 00~74
						楽章内の経過時間		
8	8	8	8	8	8	8	8	8

(bit)

図4のデータ部分の構成

【図7】



フレームアドレス発生回路の一例のブロック図

【図8】

